

「低CL発振子」 コラム

待機電流 = 32kHz発振 + RTC + etc < 0.7 μ A

9. 発振余裕度と発振起動時間の強い相関性

発振余裕度(発振利得)は、発振性能を左右する極めて重要なファクタであり、相互コンダクタンスは増幅素子の電流制御能力を示す値です。そして、発振余裕度Mと相互コンダクタンス g_m には、次式の関係が成立します。着目すべきは、 g_m の値が例え小さくとも、小さな負荷容量 C_L で発振する『低CL発振子』を使えば、Mは容易に改善できるということです。例えMが R_{Lmax} の1.1倍であったとしても、 C_L を1/4にすれば約16倍の効果を齎す。

$$g_m = M \times R_{Lmax} (4\pi f \times C_L)^2 = R_L (4\pi f \times C_L)^2, \text{ 負性抵抗 } R_L = \text{余裕度 } M \times \text{最大直列抵抗 } R_{Lmax}$$

当然のことながら、相互コンダクタンスが小さければその分発振の自己消費電流は低減されるに他なりません。

読者の皆様方の疑問や心配事にお答えしなければなりません。今回は、発振特性のひとつに発振起動時間を取り上げ、発振余裕度からみた起動時間について紹介します。

電源投入してから波形が安定(飽和)するまでの時間を気にされるユーザは大変多く、立上りが遅過ぎて困るという声もよく耳にします。一方、発振余裕度より負荷容量を優先するという声も少なからず聞こえてきます。つまりは起動時間など問題ではないと云うことでしょうか。

図1に示したデータはひとつの発見であり、発振起動時間は負荷容量によって決定されるものでない。負荷容量毎に無秩序に並べ、発振余裕度と起動時間の分布を描いた。すると近似曲線上に秩序正しく並ぶ星々の運行を観るかの様な驚き、それが発振余裕度との強い相関であった。

弊社が掲げる安定性と安全性に加え、高効率性の新たなテーマに繋げたい。

弊社では、CSS活動(Web公開)を通して、多くのマイコンの発振評価を実施しています。無秩序に選んだマイコンのサブ発振の発振余裕度と発振起動時間を描いたところ、予想に反し、図2に示す結果となった。特徴的は余裕度が3倍から4倍付近の起動時間に大きなバラツキが生じ、16倍から18倍付近ではバラツキは収束傾向を示している。

バラツキ起因として、最初に疑うべきは発振回路の端子間の容量 C_p である。そして、図2は C_p による発振起動時間のバラツキ分布のメカニズムを見事に説明している。端子間容量 C_p 増大は、起動性のみならず発振効率そのものの劣化を生じる、解決すべき新たな課題と位置付けられます。そして、省エネを語るとき消費電力低減は勿論のこと供給されたエネルギーを如何に効率よく使い切るかも重要テーマであると云えるでしょう。

図1. 発振余裕度Mと起動時間Tsの強い相関性

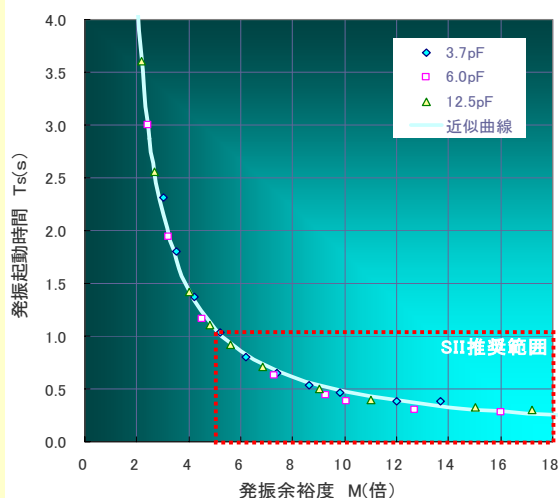
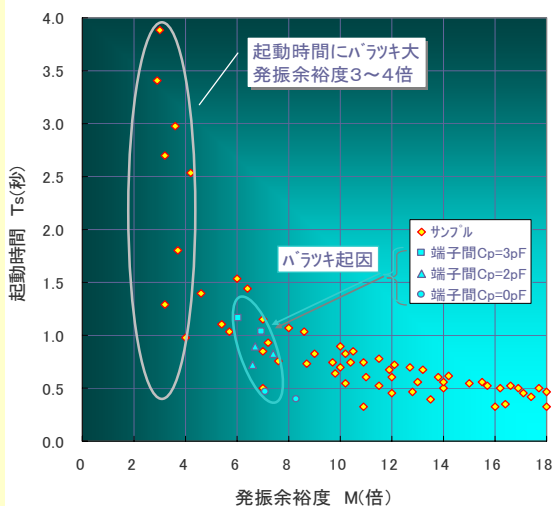


図2. 既存MCUサブ発振の特性分布図



発振余裕度と発振起動時間との間に潜む真理とは何か、無秩序に観る点の群れは図3によって描かれ、実は秩序ある多数の近似曲線上を運行している。そして、ワーストライン(立上りが遅い)上を辿っていけば、弊社が推奨する発振余裕度の最小値(R_{1max} の5倍)の意義についても十分理解して頂けるでしょう。それは、使用環境を含め3秒以内に確実に発振波形は安定域に達するという事です。

ここに、弊社が掲げる推奨すべき適正な負性抵抗 R_L とは如何なる値かを示したい。 $\langle R_L = -750k\Omega \pm 400k\Omega \rangle$

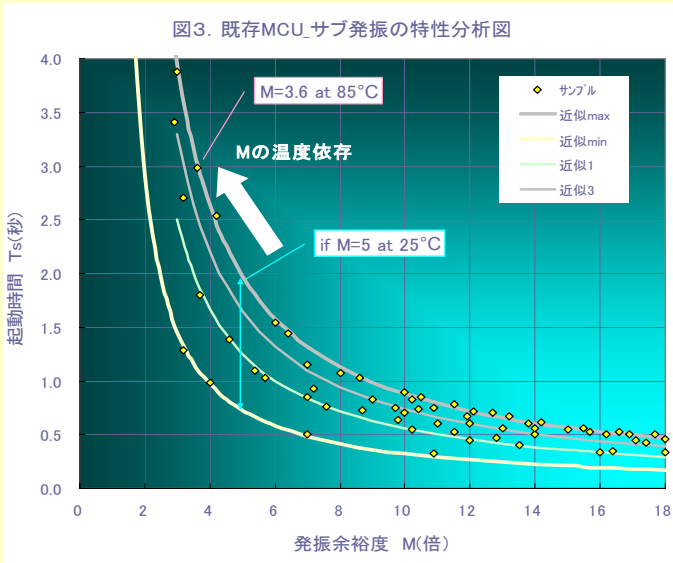
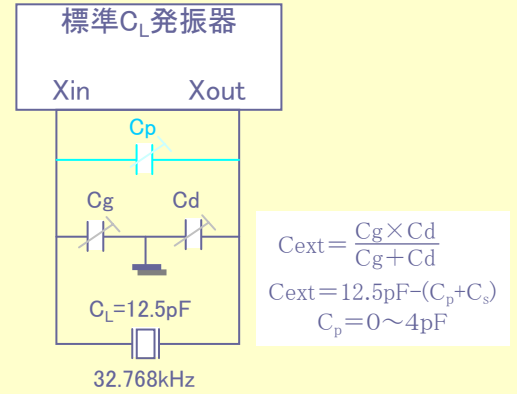


図4. 端子間容量 C_p を含む発振回路構成



最後に、端子間容量 C_p による消費電流への悪影響について考察してみましょう。

標準CL振動子では無視してきた浮遊容量が、特性に影響を及ぼしていた。それは、起動時間の遅れに加え消費電流をも増大させるという発振効率の悪化である。

今までは、回路の負荷容量を次式で表し、浮遊容量 C_s の中身には触れてはいない。

$$C_L = \frac{C_g \times C_d}{C_g + C_d} + C_s = 12.5pF, \quad C_g = C_d \gg C_s$$

浮遊容量とは、振動子からみて、端子間に分布する容量と端子とGND間に分布する容量の総和である。

例えば、 $C_g = C_d = 18pF$ で目的の負荷容量 $12.5pF$ に一致したとすれば、浮遊容量の総和は $C_s = 3.5pF$ である。端子間の容量を無視すれば、それぞれの端子とGND間に $7pF$ (等分配)という大きな見えざる浮遊容量があたかも存在するかの様に思える。しかし、端子間容量を無視することは現実的でない。もし、 $0.5pF$ だったら。もし、 $1.5pF$ だったら……。

図4に示す発振回路に端子間容量 C_p を加え、発振特性への影響を調べてみました。その結果は、図5と図6に示すとおりです。

発振の自己消費電流の増加($1pF$ 当り $0.35\mu A$ 増)に加え、発振余裕度の低下と立上りの遅れなど、重要な特性への影響は無視できない。

自己消費電流 $0.1\mu A$ 以下を目指す弊社にとっては極めて重大な課題であると認識する次第です。

省エネとは、小さい努力の積み重ねであることに気付かされます。 \langle ローマは一日にして成らず・粉骨砕身 \rangle

図5. 端子間容量 C_p による相関図 (標準CL振動器)

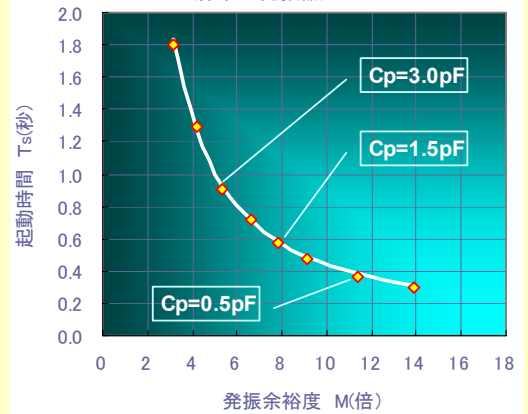
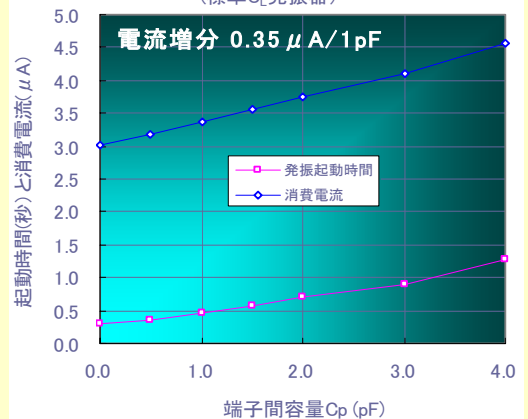


図6. 端子間容量 C_p による発振特性損失 (標準CL振動器)



次回掲載予定

