

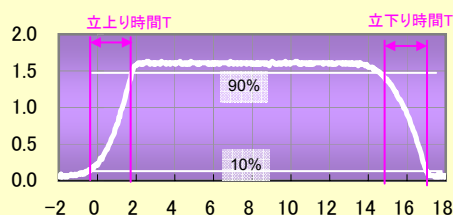
「低C_L発振子」 コラム

待機電流 = 32kHz発振 + RTC + etc < 0.7 μA

5. 増幅回路の消費電力

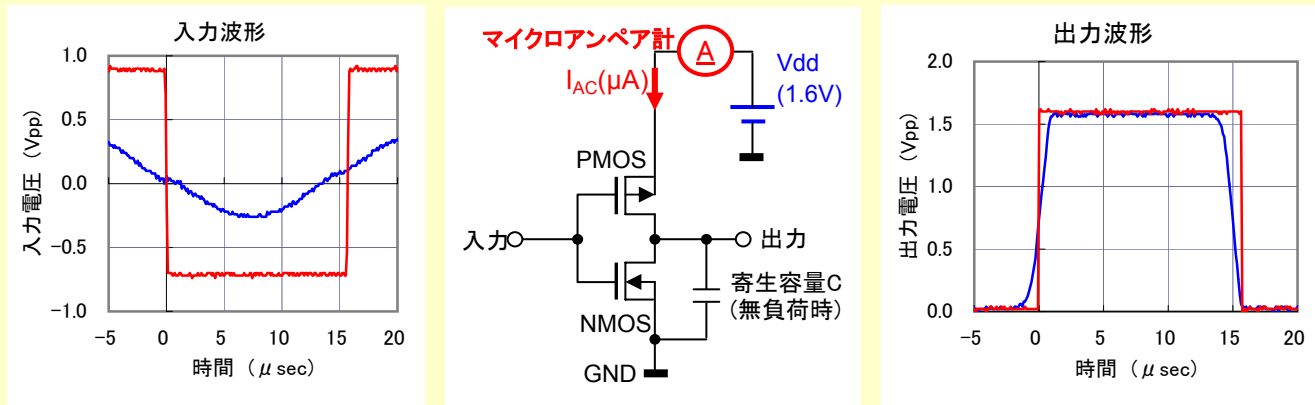
前回の低消費電力技術の紹介に引き続き、負帰還抵抗R_fで構成されるCMOS増幅回路の消費電力P_{AC}について紹介いたします。CMOSに於ける動作時に消費される電力には、負荷容量の充放電の際に消費される電力P_{cd}があります。それとは別に入力電圧の変化により、CMOSインバータを構成するPMOSとNMOS両方が半導通状態となり電源V_{dd}からGNDへ過渡的に貫通電流が流れて消費される電力P_{dp}がある。 $\langle P_{AC} = P_{cd} + P_{dp} (\mu W) \rangle$

はじめに、CMOSインバータ回路に電源と電流計を図1の様に接続し、入力条件に於ける出力波形の遷移時間と動作時の消費電力(電流)の関係について確認します。負荷条件は無負荷(寄生容量のみ)とします。ここで、遷移時間を定義します。出力信号がV_{dd}の10%から90%に遷移した時間Tを立上り時間、V_{dd}の90%から10%に遷移した時間を立下り時間としました。右図参照のこと。



正弦波と矩形波をCMOSインバータに入力すると、出力波形の遷移時間(立上り,立下り)に大きな差異が生じました。遷移時間が長いほど動作時の消費電流は増加しています。無負荷時の於ける消費電流の増減は、貫通電流の平均値の増減にて生じると考えられます。

図1. CMOSインバータの動的消費電流の測定回路



CMOSに於ける動作時の消費電力と遷移時間との相関関係は、表1に示すとおりです。

CMOS回路に抵抗R_fを接続した簡易増幅器の出力の遷移時間と動作時の消費電力の関係について、図1と同じ条件にて確認した結果を表2に示す。抵抗R_fは遷移時間に多少の影響を与える様です。尚、CMOS増幅器の貫通電流は最大8.60uA(1.6V時のDCバイアス電流)を流す能力が有ります。

表1. CMOSインバータの動的消費電力と遷移時間(無負荷時)

入力条件	立上り時間	立下り時間	消費電流	消費電力
正弦波	0.860us	0.960us	2.11uA	3.38uW
矩形波	0.030us	0.026us	0.41uA	0.65uW

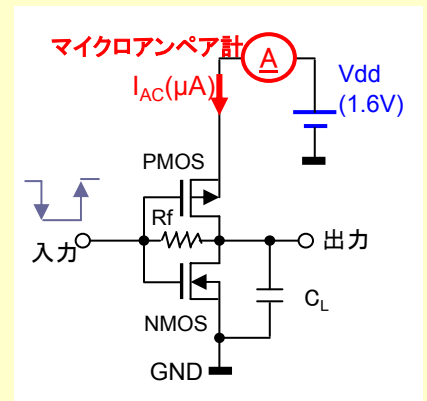
表2. CMOS増幅器の動的消費電力と遷移時間(無負荷時)

入力条件	立上り時間	立下り時間	消費電流	消費電力
正弦波	1.230us	1.130us	2.44uA	3.90uW
矩形波	0.031us	0.027us	0.49uA	0.78uW

(注)R_f=10MΩ

以上の結果を踏まえ、CMOS増幅器の動作時の消費電力と遷移時間(立上り)の相関について示します。図2のCMOS増幅器に於いて、電源V_{dd}(=1.6V)を加えると、電源からC_LV_{dd}²のエネルギーが供給されます。エネルギーの供給により、PMOSのON抵抗を通過して流れる電流はC_Lを電源電圧V_{dd}まで充電しようとします。一方、R_fを通過する電流はゲート容量CをV_{dd}まで充電しようとします。その結果、抵抗R_fの両端の電位差は、ゼロに近づき出力は約V_{dd}/2の一定な電圧(動作点)で安定化します。

図2. CMOS増幅器の消費電力



C_Lに蓄積されたエネルギーはC_LV_{dd}²/2となっており、残りの半分は、PMOSのON抵抗(数10kΩ)を通過する際に熱損として消費された事になります。当然ながら、放電の際は充電エネルギーがNMOSのON抵抗を通過するので充電エネルギーは全て熱エネルギーとして放出されます。すなわち、一回の充放電で消費される総エネルギーは供給エネルギーに等しい。入力信号の周波数fに対する1秒当りの充放電による消費電力P_{cd}は、**P_{cd}=C_LV_{dd}²f**の**f倍**(1秒間にf回の充放電が起こる)ということになります。

充放電の際には、PMOSとNMOSは同時に半導通状態となるので過渡的に電源からGNDへ貫通電流が流れ消費されます。貫通電流による消費電力P_{dp}は、**P_{dp}=V_{dd}×平均電流×遷移時間のf倍**で表せると考えます。すなわち、遷移時間が長いほど貫通電流による消費電力は増えることになり、図1の実験に一致する。

CMOS増幅器の入力に矩形波を入力したときの動的消費電流I_{AC}と遷移時間(立上り)の負荷容量特性の実験結果をそれぞれ図3と図4に示します。R_f抵抗分による熱損は10MΩ以上では影響は少ない様です。回路のR_f損失を含めた動作時の消費電流I_{AC}は、**I_{AC}=I_{cd}(C_L)+I_{dp}(T)+I_{RF}(一定)**の関係が成立つ様です。I_{AC}(10MΩ)-I_{AC}(open)は、C_Lによらず0.08uA一定。32kHz低速発振に於けるR_fは10MΩ以上必要なので、上式が使えそうです。I_{dp}はC_Lが1pFから27pF内でほぼ一定値(0.15uA)、C_L>30pFではI_{dp}はC_Lに依存し減少傾向有り。

図3. CMOS増幅器の動的消費電流のCL特性

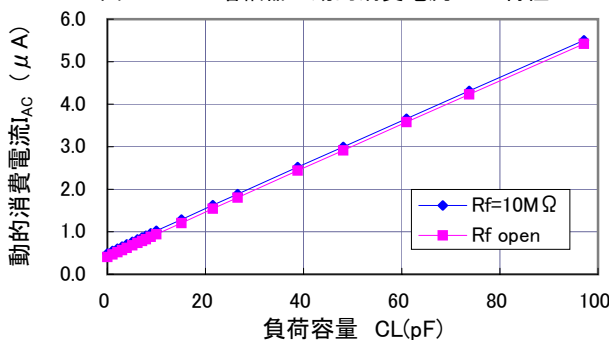
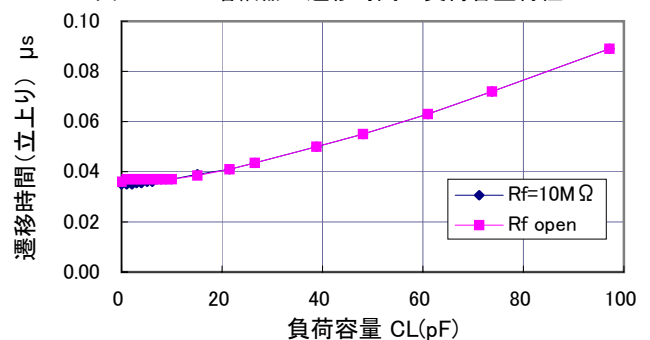


図4. CMOS増幅器の遷移時間の負荷容量特性



【補足; エネルギーの推移(P=P_c+P_d=P_{cd})】

$$\text{充電時の供給エネルギー } P = \int_0^{\infty} V_{dd} I_{cd}(t) dt = CV_{dd}^2$$

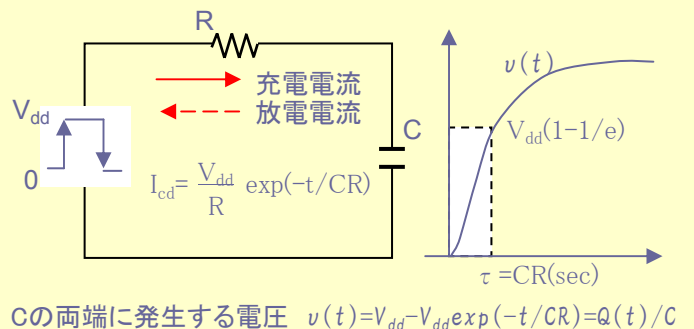
$$R \text{にて失われるエネルギー } P_R = \int_0^{\infty} R I_{cd}(t)^2 dt = CV_{dd}^2/2$$

Cに蓄えられるエネルギー P_C

$$P_C = \frac{V_{dd}^2}{R} \int_0^{\infty} \{ \exp(-t/CR) - \exp(-2t/CR) \} dt = CV_{dd}^2/2$$

放電時に失うエネルギー P_dはP_Rに等しい。

$$R \text{にて失われるエネルギー } P_R = \int_0^{\infty} R I_{cd}(t)^2 dt = CV_{dd}^2/2 = P_d$$



Cの両端に発生する電圧 $v(t) = V_{dd} - V_{dd} \exp(-t/CR) = Q(t)/C$

CMOS増幅器のエネルギー消費は帰還抵抗R_fを含めた回路抵抗(PMOS、NMOSのON抵抗)による熱損失です。エネルギー消費低減の為に断熱的論理回路技術が紹介されています。この回路方式は電気エネルギーの回収と再利用ができる大変興味深い技術であり、将来に期待が持てそうです。

次回掲載予定

「低CL発振子」コラム
超低消費電力マイコン
専用の低CL発振子のご紹介

