

# 「低CL発振子」 コラム

待機電流 = 32kHz発振 + RTC + etc < 0.7 μA

## 10. 低CL発振子の周波数感度

負荷容量が小さくなると、水晶振動子の周波数感度は高くなり、製品基板上での周波数マッチング調整に、より高度なテクニックが要求されます。しかし、チューニングする際の行為は、外部容量 $C_{ext}$ を用いてゲート容量 $C_g$ (pF)、ドレイン容量 $C_d$ (pF)にて調整することには変わりはありません。もし、製品基板上の回路に浮遊容量がなければ、話は非常に簡単で、回路の負荷容量 $C_L$ は外部容量 $C_{ext} = C_g \times C_d / (C_g + C_d)$ に等しく、机上のシミュレーションで事足りる。当然のことながら相互コンダクタンス $g_m$ が分かれば発振性能も一瞬にして完結し、何の苦勞もなくなります。だが、現実はそのように甘くはありません。見えざる浮遊容量の総和 $C_s$ は発振性能に影響を与える存在だからです。残念ながら $C_s$ を事前に予測し見積るなど容易なことではございません。

水晶振動子の周波数は、発振回路の負荷容量 $C_L$ によって変わり、周波数の負荷容量特性を示す $F_L$ 式を使います。そして、 $C_L$ は回路の外部容量 $C_{ext}$ の値と浮遊容量の総和 $C_s$ (固有値; 基板・IC)で決まります。

$$F_L = \frac{1}{2\pi} \sqrt{\frac{1}{L_1} \left( \frac{1}{C_1} + \frac{1}{C_0 + C_L} \right)} \quad C_L = C_{ext} + C_s = \frac{C_g \times C_d}{C_g + C_d} + C_s$$

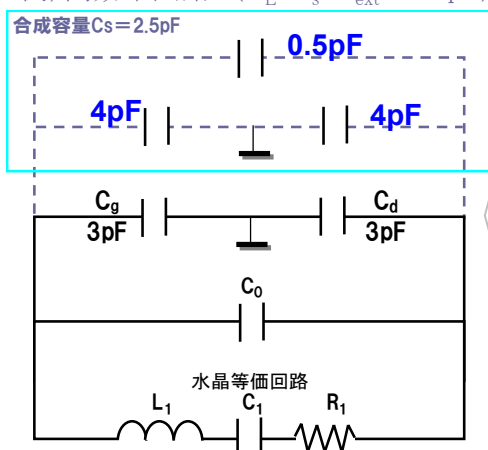
また、負荷共振 $F_L$ は $C_L = 0$ pFの時、並列共振周波数 $f_a$ (Anti-resonance freq.)に接近し、 $C_L = \infty$ pFの時は直列共振周波数 $f_r$ (Resonance freq.)に等しい。 $C_L = C_0$ のときは、 $F_L = (f_a + f_r) / 2$ なる並直列共振周波数。

低CLの理論上の限界は振動子の並列容量 $C_0$ であり、実際上の限界は浮遊容量 $C_s$ である。故に、実用上の低CL限界値は、浮遊容量の値で決まり周波数調整を考慮すると、 $C_L - C_s > 0.5$ pFが妥当であろう。

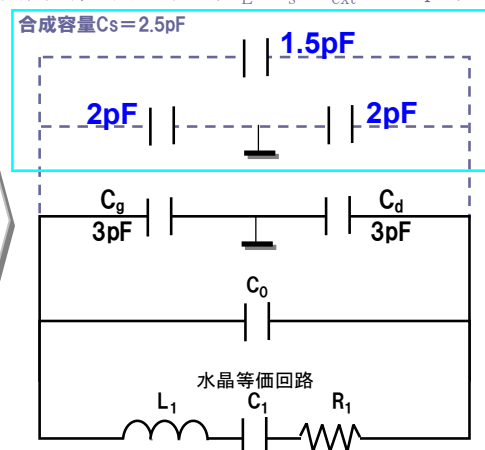
この段階で調整行為( $C_{ext} = C_L - C_s$ )が難解とは云えない。難解とは得られた発振性能が果たして妥当か否かジャッジできるかであり遥かに重要です。下図の例で示せばどちらが発振特性に有利かは一目瞭然でしょう。

しかし、チューニングにて得られる両者の負荷共振 $F_L$ は等しく、浮遊容量の総和 $C_s$ (=2.5pF)は予知するに留まる。 $C_s$ の中身の解明は、低CLの世界を切り開く上で避けては通れぬ課題であり、その解決は高効率化を意味し、直ちに自己消費電流低減に繋がるからです。

例) 高効率回路A ( $C_L = C_s + C_{ext} = 4.0$ pF)



例) 低効率回路B ( $C_L = C_s + C_{ext} = 4.0$ pF)



この例では  
どちらも  
 $F_L = 32.768$ kHz  
 $C_L = C_s + C_{ext}$ は  
 $C_L = 4.0$ pF  
 $C_s = 2.5$ pF  
 $C_{ext} = 3pF/2$   
 $= 1.5$ pF  
に等しい

改めて、水晶振動子の周波数感度について定義します。周波数感度 $S_L$ とは、容量1pF当りの負荷共振 $F_L$ 曲線の傾きです。負荷共振 $F_L$ は、負荷容量 $C_L$ が小さくなるにつれて曲線の傾きが急峻になる特性を示します。故に、 $S_L$ は任意の $C_L$ に対する $F_L$ 曲線上の負の勾配に等しい。通例では、 $C_L=6\text{pF}$ の際は負荷共振周波数を $F_6$ 、容量1pF当りの周波数感度を $S_6$ のように表現します。単位は、ppm/pFを使わず、現在では $*10^{-6}/\text{pF}$ で偏差(変化量)を表します。次に周波数偏差 $D_L$ ですが、例えばマッチング依頼の際は、公称周波数に対してオフセット許容偏差内で行います。通常は温特を考慮して、 $D_L = (F_L - 32768) / 32768 = 0 \sim 5 \times 10^{-6}$ を狙います。

$D_L$ は、 $F_L = \text{fr} \times (1 + C_L / (C_0 + C_L))^{0.5}$ の近似 $F_L = \text{fr} \times (1 + C_L / 2(C_0 + C_L))$ を用いて表します。即ち、 $D_L = (F_L - \text{fr}) / \text{fr} \approx C_L / 2(C_0 + C_L)$ となります。更に、 $D_L$ を $C_L$ で微分すると、 $S_L = -C_L / 2(C_0 + C_L)^2$ が得られます。これで、主役である周波数偏差 $D_L$ と周波数感度 $S_L$ が出揃いましたので本題に移ります。

弊社の製品SSP-T7-Fなどを注文する際は、必ず許容偏差 $\pm 20 \times 10^{-6}$ 、CL仕様(12.5pF, 9pFなど)を指定する必要があります。さて、異なる仕様の $C_L$ によって音叉振動子(32.768kHz)の何処が変わるのでしょうか。負荷共振 $F_L$ は常に公称周波数にチューニングするので一定であり、 $C_1, C_0$ も水晶等価回路定数なのでこれまた一定値です。負荷容量 $C_L$ (pF)によって変化するのは、次式の直列共振周波数 $\text{fr}$ (Hz)となります。

一例を表1にまとめましたので参照下さい。

$$\frac{1}{f_r} = \frac{1}{F_L} \sqrt{1 + \frac{C_L}{C_0 + C_L}} = \frac{1}{32768\text{Hz}} \times \sqrt{1 + \frac{2.0 \times 10^{-3}}{0.9 + C_L}}$$

まず、 $F_L - f_r$ の差分と $C_L$ との関係について眺めてみましょう。表1によれば、 $C_L$ が大きいほど差分は小さく、 $C_L$ が小さいほど差分は大きい。最終的には、 $C_L$ が無限大で $\text{fr} = F_L$ に一致し、 $C_L = 0\text{pF}$ で $\text{fr} = F_L / (1 + 1/2\gamma)$ に等しい。即ち、 $\text{fr} = 32729.9\text{Hz}$ が理論上の最小値となり、その値は $\gamma = C_0 / C_1$ にて一意的( $\gamma$ の大小で $\text{fr}$ は変る)に決まります。実際の最小 $C_L$ は $C_L = C_s \neq 0$ であり、浮遊容量 $C_s$ (固定値)で決まります。また、 $C_0$ を含む端子間の容量は決して増加させてはならず、常に低損失を考慮すべきです。尚、直列共振 $\text{fr}$ のf可変度は容量比 $\gamma (=C_0 / C_1)$ に逆比例しますが、等価回路のパラメータ( $C_1, C_0, L_1, R_1$ )は次の近似式の関係にて、互いに影響しあうので注意が必要です。 $2\pi \text{fr} L_1 = 1/2\pi \text{fr} C_1$ 、 $Q = 2\pi \text{fr} L_1 / R_1 = \gamma \times 1 / 2\pi \text{fr} C_0 R_1$ であり、水晶の特長である高いQ値の減少( $\gamma$ 小、 $C_0$ 大、 $R_1$ 大)を如何に押さえ、改善していけるかが問われてくるでしょう。

仕様例 $C_L=3\text{pF}$ 時の容量1pF当りの周波数感度 $S_L$ (負の勾配)は、 $C_L=12\text{pF}$ と比べて約11倍も大きく、 $\gamma$ が小さくなると更に高まります。これらの情報のみで判断すれば、時計精度など得られるはずがない。低CLなどはもってのほかだ！と100人中100人が口を揃えて捲くし立てるでしょう。しかし、真実は本当にそうでしょうか。詳細(キーワード;浮遊容量)については、次回のコラムで紹介することに致します。

ここでは、浮遊容量 $C_s$ についてもう少し考察してみます。

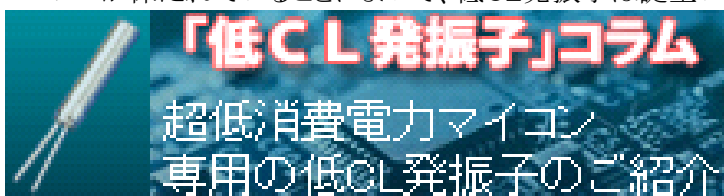
安易に『浮遊容量のバラツキで周波数がズレる』と書かれますと、大きな誤解が生じやすく、実は中身の曖昧さすら気付き難くなるのです。何故なら、容量がバラツキをもてば周波数がズレるのは既成の事実だからです。

一般にバラツキは、異なる基板AとB間やロット(材質)間での浮遊容量 $C_s$ (固有値)の相対偏差を指します。例えば、基板Aでチューニングし、決定した外部容量 $C_{\text{ext}}$ をそのまま、基板Bへ移植すれば周波数ズレが生じても可笑しくはないと思うのが一般的な見解です。弊社では、同一基板(例えば50枚)の浮遊容量 $C_s$ (固有値)に関してバラツキという言葉は適用します。異種基板間の浮遊容量に関しては、固有値のオフセットであると定義し、曖昧さを極力なくす様努めています。発振回路調査の最終目的は、異なる浮遊容量 $C_s$ のオフセットを外部 $C_{\text{ext}}$ にて再チューニングし、時計精度を高めることです。<周波数バラツキ;  $C_{\text{ext}} + \text{IC} \cdot \text{基板} + \text{偏差}(\pm 20)$ >

最後にマイコンのサブ発振回路内部の寄生容量についても、開発サンプル評価(限界5水準品)を実施することで、寄生容量のバラツキを含め発振特性については、十分把握できると考えています。これらの絶妙なバランスが保たれていることによって、低CL発振子は誕生いたしました。

表1. SSP-T7シリーズの仕様例 (at 25°C)

$C_L$ 仕様例	3.0pF	6.0pF	12.0pF
公称 $F_L$ (Hz)	32768.0	32768.0	32768.0
許容偏差	$\pm 20 \times 10^{-6}$	$\pm 20 \times 10^{-6}$	$\pm 20 \times 10^{-6}$
$C_1$ (fF)	2.0	2.0	2.0
$C_0$ (pF)	0.9	0.9	0.9
$\gamma = C_0 / C_1$	450	450	450
直列共振 $\text{fr}$	32759.6	32763.3	32765.5
偏差 $D_L$	256	145	78
感度 $S_L$	-69.0	-22.1	-6.3



次回掲載予定

